

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-126451

(43)Date of publication of application : 08.06.1987

(51)Int.Cl. G06F 13/00

(21)Application number : 60-266450

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 27.11.1985

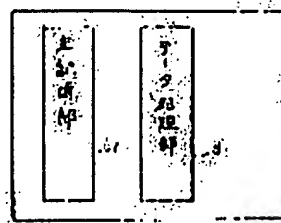
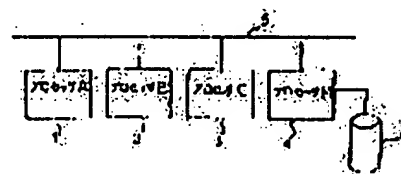
(72)Inventor : ICHIMOTO TETSUYA

(54) INITIAL PROGRAM LOAD SYSTEM FOR DISTRIBUTED PROCESSOR

(57)Abstract:

PURPOSE: To reduce the contents of a file for IPL by constituting a program or data required for a data processing part in each processor of plural modules divided in each specific function.

CONSTITUTION: A processor M4 decodes the processor A part of a parameter table 10 for IPL, reads the files of modules 1W3 from an auxiliary memory device 6 and loads the files to a main storage part 7 in a processor A1. The files of corresponding modules are also loaded to processors B2, C3 to execute the IPL of an objective program or data. At a point of time that the files of the modules are loaded to the main storage part 7 of each processor by IPL, these files are functioned as one collected program or data and a data processing part 8 in each processor starts processing based on the program or data. Thereby, only the minimum number of necessary IPL files to be recorded is required.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A)

昭62-126451

⑤ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)6月8日

G 06 F 13/00

3 0 5

6549-5B

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 分散処理装置のイニシャルプログラムロード方式

⑮ 特 願 昭60-266450

⑯ 出 願 昭60(1985)11月27日

⑰ 発 明 者 市 本 哲 也 東京都千代田区丸の内2丁目2番3号 三菱電機株式会社
内

⑱ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑲ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

分散処理装置のイニシャルプログラムロード方式

2. 特許請求の範囲

主記憶部とデータ処理部を有し同一のバス上に接続された複数のプロセッサと、上記各プロセッサにより共用される補助記憶装置とを備えた分散処理装置にあって、装置起動時に、上記各プロセッサのデータ処理部が必要とするプログラムやデータのファイルを、予め各プロセッサ毎にファイル名が登録されたテーブルにもとづき上記補助記憶装置から読み込んで夫々の主記憶部に格納することにより、処理を開始するようにした分散処理装置のイニシャルプログラムロード方式において、上記各データ処理部が必要とするプログラムやデータを特定の機能毎に分割された複数のモジュールから構成し、上記各モジュールを機能毎に一つのファイルとして補助記憶装置に記憶するとともに、各プロセッサ毎に必要なとするモジュールのフ

ァイル名を上記テーブルに登録するようにしたことを特徴とする分散処理装置のイニシャルプログラムロード方式。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、分散処理装置のイニシャルプログラムロード(Initial Program Load、以下IPLと略記する)方式、すなわち、装置起動時に一つの補助記憶装置から複数のプロセッサの各主記憶部に、各データ処理部が必要とするプログラムやデータのファイルを格納する方式に関するものである。

(従来の技術)

第1図は、一般的な分散処理装置の概略構成を示すブロック図であり、図中、(1)～(4)は同一のバス(5)上に接続されたプロセッサであり、ここでは夫々プロセッサA、プロセッサB、プロセッサC、プロセッサMと称する。上記各プロセッサ(1)～(4)の内、プロセッサM(4)には磁気ディスク等の補助記憶装置(6)が接続

されている。なお、各プロセッサは第2図に示す如く、主記憶部(7)とデータ処理部(8)を備えた構成となっている。

上記構成において、従来技術では、補助記憶装置(6)にファイル機能を実現し、IPLするプロセッサ単位で一つのプログラム(又はデータ)ファイルをその中に記録させておき、IPL時にそのファイルを各プロセッサにロードする方式がとられていた。

その動作を具体的に説明する。

第1図において、プロセッサA(1)、プロセッサB(2)、プロセッサC(3)が夫々プロセッサM(4)にIPLされるプロセッサであり、そのため、補助記憶装置(6)はプロセッサM(4)に接続されている。ただし、プロセッサM(4)のプログラムやデータは既にロードされているものとする。

次に、プロセッサM(4)は、第6図に示す如き、予め各プロセッサ毎にファイル名が登録されたIPL用のパラメータ・テーブル(9)をファ

イルとして補助記憶装置(6)から先に読み込み、そのテーブル内容に従い、プロセッサA(1)、プロセッサB(2)、プロセッサC(3)の夫々の主記憶部(7)にプログラムやデータのファイルをロードさせる。ここで、従来方式の場合、一つのプロセッサに対して一つのファイルだけをパラメータ・テーブル(9)で管理している。

以上のように、各プロセッサ(1)～(4)の主記憶部(7)に目的のプログラムやデータのファイルがロードされると、夫々のデータ処理部8は上記プログラムやデータにもとづく処理動作を開始することができる。

(発明が解決しようとする問題点)

しかしながら、従来のIPL方式では、補助記憶装置にプロセッサ単位でIPL用のファイルを一つにまとめて記憶しておかなければならず、異なるプロセッサのIPL用のファイルで部分的に同じプログラムやデータが存在しても、それを異なるIPL用のファイル上に構築しなおす必要があり、又、逆に大部分が同一で、一部が異なるだ

けでも異なるIPL用のファイルとして構築しなおさなければならないため、プログラムやデータの一部変更や補助記憶装置の有効利用上、効率が悪いという問題点があった。

本発明は、上記のような問題点を解消するためになされたもので、異なるプロセッサにロードされるプログラムやデータが部分的に同じで一部異なる場合でも、プログラムやデータの一部変更や補助記憶装置の有効利用上、効率のよい分散処理装置のIPL方式を得ることを目的とするものである。

(問題点を解決するための手段)

本発明に係る分散処理装置のIPL方式は、各プロセッサのデータ処理部が必要とするプログラムやデータを特定の機能毎に分割された複数のモジュールから構成し、上記各モジュールを機能毎に一つのファイルとして補助記憶装置に記憶するとともに、各プロセッサ毎に必要なモジュールのファイル名をテーブルに登録するようにしたものである。

(作用)

本発明においては、各プロセッサが必要とするプログラムやデータを機能毎に分割したモジュールが、一つのファイルとして補助記憶装置に記憶されているので、一つのプロセッサに対して複数のIPL用ファイルが登録されたテーブルにもとづき、異なるプロセッサのプログラムやデータで同じ部分は同じファイルをロードし、異なる部分は夫々で異なるファイルをロードすることができる。

(実施例)

以下、本発明の実施例を図示して説明する。

ここで、本発明による方式の一実施例が適用される分散処理装置の構成は、第1図、第2図に示した従来方式のものと同様であるが、補助記憶装置(6)に予め記憶されるIPL用のプログラムやデータのファイル、及びパラメータ・テーブルの構成が異なる。

本実施例におけるIPL用のプログラムやデータのファイルは、特定の機能毎に分割された複数

のモジュールが、機能毎に一つのモジュールが一つのファイルとして補助記憶装置(6)に記憶されている。又、IPL用のパラメータ・テーブルは、第3図に示す如く、プロセッサA(1)、プロセッサB(2)、プロセッサC(3)夫々に対してIPLすべきモジュールのファイル名が登録されているテーブル・ファイルとして補助記憶装置(6)に記憶されている。ここで、IPL用のパラメータ・テーブル(10)は1プロセッサ単位のプログラム又はデータ・ファイルが複数個存在してもよい。

次に動作について説明する。

まず、プロセッサM(4)が、それ自身に接続されている補助記憶装置(6)から第3図に示される内容のIPL用のパラメータ・テーブル(10)を先にロードする。

次に、プロセッサM(4)はIPL用のパラメータ・テーブル10のプロセッサAの部分を読み出し、モジュール1、モジュール2、モジュール3のファイルを補助記憶装置(6)から読み込んで

プロセッサA(1)の主記憶部7にロードする。以後、プロセッサB(2)、プロセッサC(3)に対しても同様に、対応するモジュールのファイルをロードする。その結果、第4図の如く、目的とするプログラムやデータがIPLされることになる。ここで、プロセッサA(1)、プロセッサB(2)、プロセッサC(3)には全てに共通な「モジュール1」がロードされ、プロセッサA(1)とプロセッサC(3)には、これらに共通な「モジュール2」がロードされている。又、プロセッサAには「モジュール3」、プロセッサBには「モジュール4」と「モジュール5」、プロセッサCには「モジュール6」というように、夫々のプロセッサにユニークなモジュールがIPLされている。

従って、補助記憶装置(6)内では、各モジュールが各プロセッサ毎にまとまったファイルとして構築されていなくても、上記のようなIPLによって各プロセッサの主記憶部7にロードされた時点で一つのまとまったプログラムやデータとし

ての機能を有するものとなり、各プロセッサのデータ処理部8はこれらにもとづき処理を開始することができる。

これにより、各プロセッサ毎に予めファイルを構築する必要がなくなり、プログラムやデータの一部を変更する場合には対応するモジュールのみを変更すればよく、又、補助記憶装置(6)には各プロセッサに亘って各機能毎に一つのモジュールを記憶すればよいので記録すべきIPL用のファイルは必要最小限で済む。

なお、上記実施例では、プロセッサM(4)が補助記憶装置(6)のデータを読み込んで一元的にIPLの実行を行ったが、第5図のように補助記憶装置(6)を直接バス(5)に接続し、プロセッサA(1)、プロセッサB(2)、プロセッサC(3)が夫々、単独に補助記憶装置(6)からIPL用のパラメータ・テーブルを読み込み、それにもとづいて自己のIPLを行う方式としてもよく、同様の効果を奏する。

(発明の効果)

以上のように、本発明によれば、一つのプロセッサに対してIPLすべきプログラムやデータのファイルを複数にモジュール化したので、モジュール単位の変更が容易にIPL用のファイルに反映され、かつ、同一モジュールを異なるプロセッサにもIPLできるので、補助記憶装置に記録すべきIPLのファイルが必要最小限で済む等、効率上優れた効果がある。

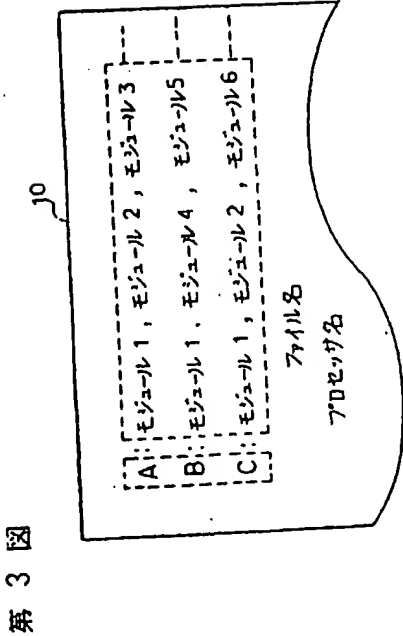
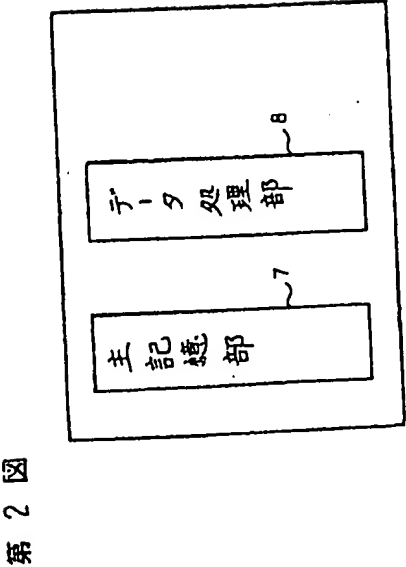
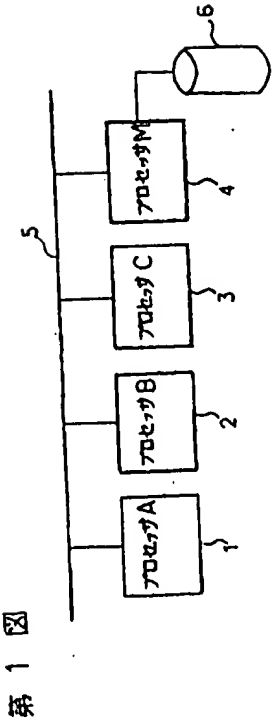
4. 図面の簡単な説明

第1図及び第2図は分散処理装置の一例の要部構成を示すブロック図、第3図は本発明の一実施例で用いているIPL用パラメータ・テーブルの説明図、第4図は上記実施例によるIPLの実行結果を示す図、第5図は本発明の他の実施例の装置構成図、第6図は従来方式で用いているIPL用パラメータ・テーブルの説明図である。

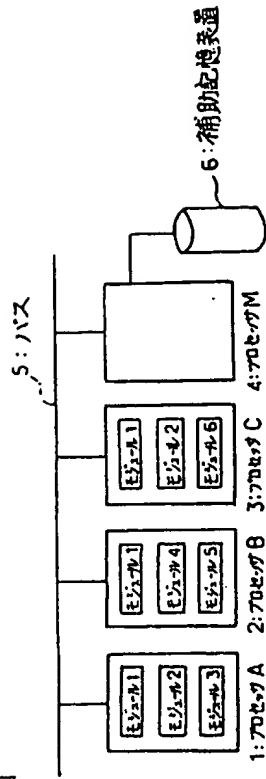
1…4…プロセッサA、B、C、M、
5…バス、6…補助記憶装置、7…主記憶部、8…データ処理部、10…パラメータ・テーブル。

なお、図中、同一又は相当部分には同一符号を用いている。

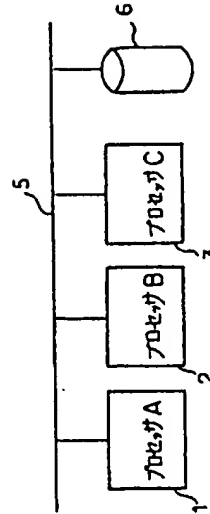
代理人 大岩 増雄 (ほか2名)



第 4 図



第 5 図



第 6 図

